



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DO PARANÁ
SETOR DE CIÊNCIAS EXATAS
Departamento de Informática

Ficha 2 (variável)

Disciplina: Projetos Digitais e Microprocessadores						Código: CI1210					
Natureza:			(x) Semestral					() Anual		() Modular	
(x) Obrigatória			() Optativa								
Pré-requisito: CI1068		Co-requisito:		Modalidade: (x) Presencial () Totalmente EAD () CH em EAD: _____							
CH Total: 60	Padrão (PD): 40	Laboratório (LB): 20	Campo (CP): 0	Estágio (ES): 0	Orientada (OR): 0	Prática Específica (PE): 0	Estágio de Formação Pedagógica (EFP): 0				
CH Semanal: 4											
EMENTA											
Introdução aos circuitos CMOS, memória RAM e ROM, temporização de circuitos combinacionais, temporização de circuitos sequenciais, máquinas de estados complexas, assembly do MIPS, implementação da versão de ciclo longo do MIPS. Gasto energético e meio ambiente.											
PROGRAMA											
Abstração de sinais elétricos como bits. Implementação em CMOS. Projeto de memórias ROM e RAM em CMOS. Propagação de sinais e comportamento analógico (atrasos). Implementação de somadores e multiplicadores combinacionais. Basculos (<i>latches</i>), <i>flip-flops</i> e registradores, registradores de deslocamento. Propagação de sinais, operação apropriada, abstração de tempo discreto. Frequência do relógio, energia e potência. Máquinas de estado (registrador de estado e memória ROM, um <i>flip-flop</i> por estado). Exemplos de circuitos complexos, com circuito de controle e circuito de dados (<i>datapath</i>). Modelagem em VHDL. Linguagem de montagem (<i>assembly</i>) do MIPS, com ênfase na equivalência entre construções de linguagem imperativa e em <i>assembly</i> . Processador MIPS: circuito de dados (ALU e memória), circuito de controle (busca e desvios). Sistemas de memória.											
OBJETIVO GERAL											
Capacitar o aluno a analisar, conceber, projetar e implementar Sistemas Digitais de média complexidade (processador RISC de 32 bits).											
OBJETIVO ESPECÍFICO											
Estudar os conceitos de circuitos combinacionais e sequenciais, e sua implementação em tecnologia CMOS. Estudar a organização de memórias ROM e RAM em tecnologia CMOS. Estudar o comportamento analógico de circuitos CMOS, sua temporização e dispêndio de energia. Estudar técnicas de modelagem, simulação, projeto e síntese de sistemas											

digitais com VHDL. Estudar a linguagem de montagem de um processador RISC de 32 bits, com ênfase na equivalência entre construções de linguagem imperativa (C ou Pascal) e em *assembly*. Estudar o projeto de um processador de 32 bits, seus circuitos de dados e de controle. Estudar um sistema de memória simples para o processador.

PROCEDIMENTOS DIDÁTICOS

Aulas expositivas, aulas em laboratório, trabalho de implementação de um sistema simples.

FORMAS DE AVALIAÇÃO

Duas avaliações escritas, avaliação das atividades em laboratório, avaliação do trabalho semestral.

BIBLIOGRAFIA BÁSICA (mínimo 03 títulos)

- [1] Roberto A Hexsel. Sistemas Digitais e Microprocessadores. ISBN 978-8573353068. Editora da UFPR, 2012.
- [2] Randy H Katz e Gaetano Borriello. Contemporary Logic Design. ISBN 978-0201308570. Prentice Hall, 2004.
- [3] David A Patterson e John L Hennessy. Computer Organization & Design: The Hardware/Software Interface. 5a Ed. ISBN 9780124077263. Morgan Kaufmann, 2014.

BIBLIOGRAFIA COMPLEMENTAR (mínimo 05 títulos)

- [4] Peter J Ashenden. The Designer's Guide to VHDL. 3a Ed. ISBN 978-0-12-088785-9. Morgan Kaufmann, 2008.
- [5] M Morris Mano e Charles R Kime. Logic and Computer Design Fundamentals. 2a Ed. ISBN 0130124680. Prentice Hall, 2000.
- [6] David Pellerin e Douglas Taylor. VHDL Made Easy! ISBN 0136507638. Prentice Hall, 1996.
- [7] R J Tocci e N S Wiedmer. Sistemas Digitais. ISBN 8587918206. Pearson, 2003.
- [8] Neil Weste e David Harris. CMOS VLSI Design: A Circuits and Systems Perspective. 4a Ed. ISBN 0321547748. Addison-Wesley, 2010.

**OBS: ao assinalar a opção CH em EAD, indicar a carga horária que será à distância.*



Documento assinado eletronicamente por **ROBERTO ANDRE HEXSEL, PROFESSOR DO MAGISTERIO SUPERIOR**, em 19/12/2018, às 11:06, conforme art. 1º, III, "b", da Lei 11.419/2006.



A autenticidade do documento pode ser conferida [aqui](#) informando o código verificador **1329172** e o código CRC **3A599150**.